

一种支持 QoS 片上网络路由器的设计与实现

朱红雷, 彭元喜, 马 卓, 尹亚明
(国防科技大学 计算机学院, 湖南 长沙 410073)

摘 要: 设计了一种 8 端口的 NoC 路由器. 采用简化的 VOQ 结构, 使用双交叉开关, 可连接 4 个 IP 核, 开关调度具有动态、确定和公平的特点, 能够提供 QoS 保证, 并有效降低了报文排头阻塞和片上网络面积. Synopsys Design Compiler 的综合结果表明, 基于 $0.13\mu\text{m}$ 工艺实现后, 面积为 0.62mm^2 , 工作频率可达 500MHz.

关键词: NoC; QoS; VOQ; 排头阻塞; 流控

中图分类号: TP309

文献标识码: A

文章编号: 1000-7180(2010)03-0136-04

Design and Implementation of a Router Supporting QoS for Networks-on-Chip

ZHU Hong-lei, PENG Yuan-xi, MA Zhuo, YIN Ya-ming

(School of Computer Science, National University of Defense Technology, Changsha 410073, China)

Abstract: This paper design a router with 8 ports for NoC, which uses a simplified VOQ architecture with dual crossbar, support 4 IP cores, and has dynamic arbitration which is deterministic and fair. The router can support QoS, reduce packets' head-of-line (HoL) blocking and area of networks-on-chip effectively. Logical synthesis was performed with the Synopsys Design Compiler using the $0.13\mu\text{m}$ library, the results show that the standard cells area of the router with 8 ports is 0.62mm^2 , and the performance corresponds to 500MHz.

Key words: NoC; QoS; VOQ; head-of-line blocking; flow control

1 引言

随着半导体工艺技术的发展, 在单芯片上集成数十、甚至数百个 IP 核已成为可能. NoC(networks-on-chip)被认为是未来片上互连的理想解决方案^[1-2]. NoC 通过路由节点形成网络拓扑结构, 将多个 IP 核互连起来, 路由节点之间通过链路连接, 路由节点由网络路由器(Network Router, NR)和网络接口(Network Interface, NI)组成. NI 用于 IP 核和 NR 的连接, NR 负责报文的转发. 为了满足中断和多媒体等应用, NoC 还需要提供服务质量(Quality-of-Service, QoS)保证, 以保证其有界延迟和网络吞吐率.

文中从降低报文排头阻塞与整个片上网络面积

的角度, 使用流控较简单的虫孔交换技术设计了支持 QoS 的 8 端口片上网络路由器.

2 路由器的设计与实现

传统互连网络中的路由器一般采用 VOQ 结构, 输入队列开关消除报文的排头阻塞以支持 QoS. 文中采用同样的方法降低片上网络路由器中的报文排头阻塞.

2.1 支持 QoS 的片上路由器结构

目前提出的片上路由器一般为 5 个端口, 每个路由器只能连接一个处理单元(Processor Element, PE), 这使得整个片上网络的直径较大, 导致整个片上网络的面积较大. 文中提出一种 8 端口(可连接 4 个 PE)折中式虚拟输出队列(VOQ)路由器结构用

以支持片上网络的报文转发(以下称该结构为 VO-QNoC),如图 1. 该结构采用两个 8×4 的交叉开关实现(降低了单个开关的端口密度),其中一个支持 VOQ 结构,实现对称式开关,用于连接相邻节点(东、南、西、北)的路由器;另一个交叉开关用于连接本地(东南、西北、西南、东北)4 个 IP 核. 由于片上路由器的面积受缓冲区大小的制约,虚拟队列的数目将成为影响路由器面积的重要参数. 为了减小该参数,本文对传统的互连网络路由器采用的 VOQ 结构进行了折中,每个路由器中 4 个连接 IP 核的输出端口在 8 个输入端口不被虚拟,即报文在源与目

的之间的路径上传播时遇到的 HOL,则通过 VOQ 来解决,当报文到达目标节点,则直接引入用于转发到本地 IP 核的单虚拟队列中. 同时规定报文不允许返回原节点,从而省去用于返回上一节点的虚拟输出队列.

VOQNOc 采用虫孔技术实现交换,主要由以下模块组成(图 1):输入队列(IQ)、路由管理单元(RM)、转发到邻节点和本地节点的虚拟输出队列(VOQN、VOQL)、邻接开关分配器(SA_N)、本地开关分配器(SA_L)、邻接开关(SWITCH_N)、本地开关(SWITCH_L)、输出队列(OQ).

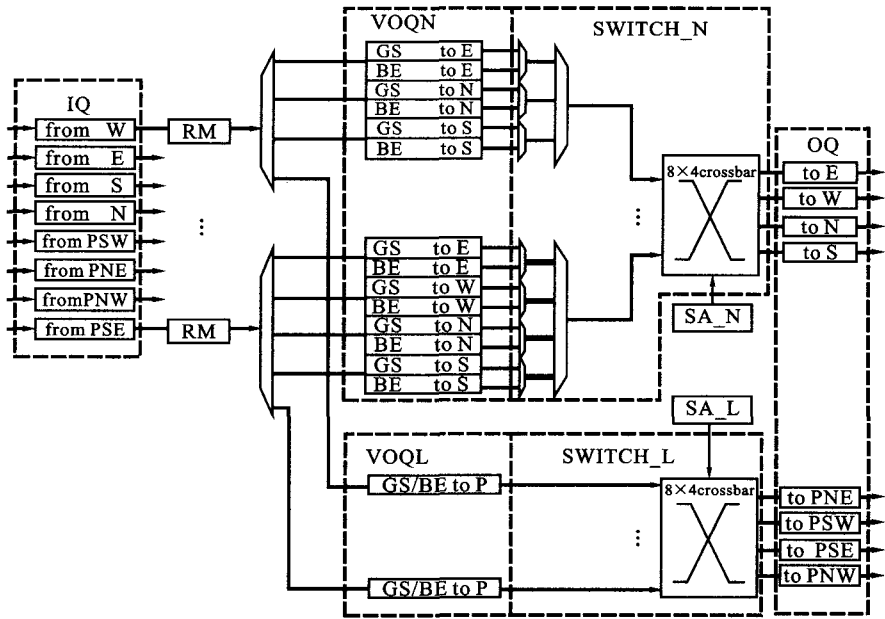


图 1 双开关 8 端口虫孔路由器结构

2.2 功能部件设计

IQ/OQ:由异步 FIFO 实现,完成两个相邻路由节点的接口工作,可支持 GALS (Globally Asynchronous Locally Synchronous)方式的 NoC 路由节点互连. IQ 从链路上接收报文,并根据状态信息向上一节点的 OQ 发送流控信息,OQ 根据流控指示向链路发送报文.链路数据宽度为 32 位,另有 3 位带外信息(1 位奇偶校验位,2 位微片类型:头、体、尾),路由器间的通道接口连接如图 2 所示.

RM:路由管理单元负责对报文头的检测与解析.其采用 XY 维序路由机制,对报文头的部分信息位进行解释与更新,如 X 与 Y 方向的跳步及其方向.同时完成 VOQ 的分配与 GS-BE 的区分.

VOQ:每个输入端口为连接相邻节点的四个输出端口(E、W、N、S)提供虚拟输出队列 VOQN,每个虚拟队列由 2 个虚通道组成,分别用于缓冲 GS

和 BE 两种报文流.对于连接本地 IP 的输出端口(PSW、PSE、PNW、PNE),每个输入端口只为它们提供单一的虚拟输出队列 VOQL^[3].

SWITCH:开关分别是邻接开关(SWITCH_N)和本地开关(SWITCH_L).开关路径逻辑如图 3 所示.邻接开关为支持 VOQ 结构的输入复用的交叉开关,其大小为 8×4 ,数据通路宽度为 36 位(35 位宽的微片和 1 位有效位组成).本地开关为一个 8×4 的交叉开关,数据通路 36 位(35 位的微片,1 位的有效位).

SA:由本地开关分配器(SA_L)和邻接开关分配器(SA_N)组成. SA_L 由 4 个优先 round-robin 仲裁器构成(优先级是对 GS 和 BE 进行区分),分别设置 4 个本地输出口的开关. SA_N 由优先级仲裁器和 iSLIP 仲裁器组成.对请求同一输出口的 GS 和 BE 两种流,先要通过优先级仲裁器(图

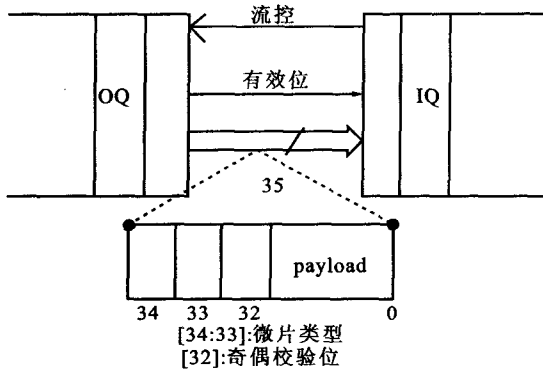


图2 路由器间的通道接口

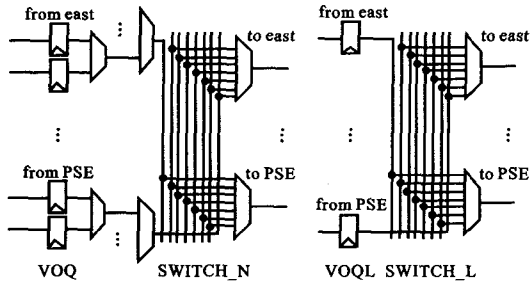


图3 开关路径逻辑

4)进行动态优先调度,以保证GS报文的及时性;然后通过iSLIP仲裁器进行仲裁,以保证同一类型流之间的公平性以及匹配建立的最大化.iSLIP仲裁器由输出(授权)仲裁器和输入(接受)仲裁器交叉构成(图5),输入输出仲裁均使用round-robin策略.iSLIP算法分为请求、授权和接受三个步骤^[4].为了支持报文级调度并提高开关调度算法的公平性与匹配速度,文中对iSLIP算法的指针(下一次搜索的起始位置)更新机制做了修改.iSLIP输出指针更新机制:当输入仲裁成功接受某个输出的授权时,该输出仲裁的指针移到相邻下一位置;若输入没有接受该输出,那么该输出仲裁的指针仍保持在上次授权被接受位置的相邻下一位置.iSLIP输入指针更新机制:当输入仲裁接受某个输出时,该输入仲裁的指针移到下一相邻位置,否则仍保持在上次接受位置的相邻下一位置.输出仲裁深度搜索到的请求可能在输出指针的后面,如果当前搜索时刻的输入请求没有被成功连接,那么下一时刻可能由于输出指针所在的位置有了新的请求而失去被输出授权的机会.先来的请求竞争失败于后来的请求,从而降低了调度的公平性与整体的匹配速度.修改后的输出指针更新机制:若输出授权被输入接受,那么输出仲裁的指针接收到更新指示则移到深度搜索到的第一个输入请求位置;否则,输出仲裁的指针保持不变.修改

后的输入指针更新机制与修改后的输出指针更新机制相同,使得仲裁算法具有近似先来先服务的特点,也使整体的匹配速度获得提高.输入输出指针的更新由报文尾指示,当检测到报文尾时,撤销相应的请求,进行新一轮请求的服务.

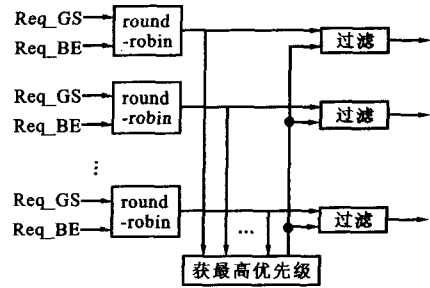


图4 优先级仲裁器

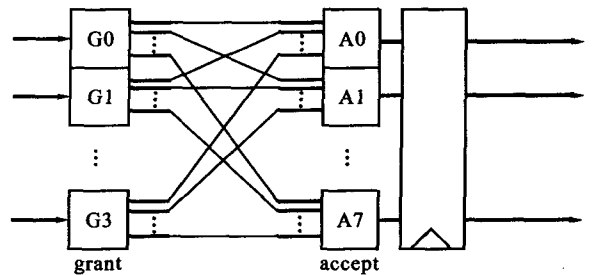


图5 iSLIP仲裁器

3 实验结果

对VOQNoC进行了Verilog级实现,使用Cadence公司的NCverilog进行了功能验证,使用Synopsys公司的Design Compiler进行了硬件的逻辑综合,工艺库为0.13um标准单元库^[5].文中对路由器的队列深度采用了参数化设计,以分析其对路由器面积的影响.相比于BE与VOQL队列,GS队列的深度更有削减的裕度,因为GS报文优先获得开关资源,并且不需要为后面的BE报文释放路径而预留较多的缓冲区.图6描绘了改变GS、BE、VOQL队列深度对路由器面积的影响,随队列深度的增加,路由器面积呈增大趋势.表1给出了VOQNoC与MANGO、VCNoC实现结果的比较.MANGO路由器与VCNoC路由器采用虚通道交换技术,而VOQNoC仍采用传统的虫孔交换技术.3种结构都能同时支持GS、BE两种QoS服务.MANGO路由器使用无时钟异步电路实现,其工作频率可达515MHz;VOQNoC路由器的工作频率为500MHz,略低于MANGO路由器,但高于350MHz的VCNoC路由器.单个VOQNoC路由器可连接4个IP

核,面积开销为 0.62mm²,而 MANGO 或 VCNoC 路由器连接 4 个 IP 核则需要 4 个路由器,面积开销分别为 0.76mm²(0.19×4)、0.60mm²(0.15×4).相比之下,VOQNoC 路由器以 3~4 倍的面积代价获得连接 4 个 IP 核的好处,有效降低了全局互连的开销,从而降低了整个片上网络的面积^[6].

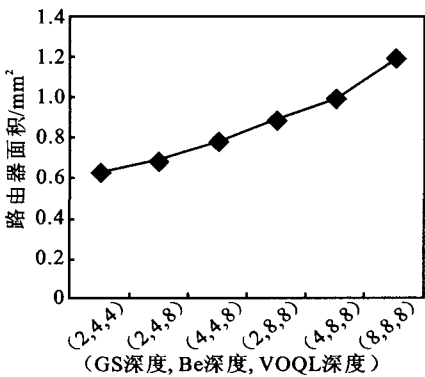


图 6 虚拟队列深度对路由器面积的影响

表 1 实现结果比较

NoC	交换技术	可连 IP 数	QoS 支持	工作频率 MHz	面积 mm²	工艺 μm
MANGO	虚通道	1	GS/BE	515	0.19	0.12
VCNoC	虚通道	1	GS/BE	350	0.15	0.13
VOQNoC	虫孔	4	GS/BE	500	0.62	0.13

4 结束语

文中设计并实现了一种支持 QoS 的 8 端口片上网络路由器,该结构采用一种折中的 VOQ 结构降低报文的排头阻塞.实现结果表明,该路由器的标准单元面积为 0.62mm²,最大工作频率可达到 500MHz.其面积代价为其他路由器的 3~4 倍,但单个路由器可连接 4 个 IP 核,因而有效降低了整个片

上网络的面积.下一步将进一步优化缓冲区面积以及开关调度算法,并对某些关键电路进行全定制设计.

参考文献:

[1] Benini L, Micheli G D. Networks on chips: a new SoC paradigm [J]. IEEE Computer, 2002, 35(1):70-78.

[2] Goossens K, Dielissen J, A Radulescu. E- thereal network on chip: concepts, architectures, and implementations[J]. IEEE Design & Test of Computers, 2005, 22(5): 414-421.

[3] Kavaldjiev N K. A run - time reconfigurable network - on - chip for streaming DSP applications[D]. University of Twente, Faculty of Electrical Engineering, Mathematics & Computer Science, 2007.

[4] McKeown N. The iSLIP scheduling algorithm for input - queued switches[J]. IEEE/ACM Transactions on Networking, 1999, 7(2):188-201.

[5] McKeown N. Fast switched backplane for a gigabit switched router [M]. Calif, San Jose, Cisco Systems, 1997.

[6] McKeown N, Anantharam V, Walrand J. Achieving 100% throughput in an input - queued switch[C]// Proceedings of the IEEE INFOCOM'96. San Francisco, CA, 1996: 296-302.

作者简介:

朱红雷 男,(1985-),硕士研究生.研究方向为 VLSI 设计.

彭元喜 男,(1966-),博士,副研究员,硕士生导师.研究方向为 NoC 设计、VLSI 设计、微处理器设计.

马 卓 男,(1981-),讲师.研究方向为高性能集成电路设计技术.

(上接第 135 页)

参考文献:

[1] 谢显中. 感知无线电技术及其应用[M]. 北京:电子工业出版社,2008.

[2] 管少华. 认知无线电频谱感知算法研究[J]. 巢湖学院学报,2008,10(3):41-45.

[3] 何友. 多传感器信息融合及应用[M]. 北京:电子工业出版社,2007.

[4] Tandra R. Fundamental limits on detection in low snr[D]. Berkeley: University of California, 2005.

作者简介:

张 楠 女,硕士研究生.研究方向为军事通信学.

李 娴 女,助教.研究方向为通信装备.